

カリキュラムシート

分類番号

A302-S01-3

訓練分野	電気・電子系	訓練コース	HDLによる回路設計手法（ペリフェラルコントロール編）	
訓練対象者	電子機器の回路設計・開発に従事する技能・技術者等であって、指導的・中核的な役割を担う者又はその候補者			
訓練目標	HDLを使用したFPGA・CPLD設計・開発の効率化・最適化（改善）をめざして、実用的なデジタル回路の設計・開発手法を習得する。			
教科の細目	内 容		訓練時間	うち実習・まとめ
			(H)	(H)
1. コースの概要と回路	(1) 開発ツールの概要		2.0	1.5
	(2) 回路			
	イ. 60進カウンタについて			
	ロ. シーケンサについて			
2. モータコントローラ実装実習	(1) モータコントローラについて		2.0	1.5
	イ. モータコントローラ設計の考え方			
	ロ. モータコントローラの実装			
3. シリアル通信コントローラ実装実習	(2) シリアル通信コントローラについて		2.0	1.5
	イ. シリアル通信コントローラ設計の考え方			
	ロ. シリアル通信コントローラの実装			
3. LCDコントローラ実装実習	(1) LCDコントローラについて		4.0	3.0
	イ. 8ビット、4ビットアクセスについて			
	ロ. LCDコントローラ設計の考え方			
	ハ. LCDコントローラの実装			
	ニ. I2CのLCDコントローラの実装			
4. VGAコントローラ実装実習	(1) VGAコントローラについて		2.0	1.5
	イ. VGAコントローラ設計の考え方			
	ロ. VGAコントローラの実装			
5. メモリコントローラ実装実習	(1) メモリコントローラについて		2.5	2.0
	イ. メモリコントローラ設計の考え方			
	ロ. メモリコントローラの実装			
	(2) その他のコントローラについて			
6. 総合演習	(1) 複数のコントローラを組合わせた応用実習		3.0	3.0
7. まとめ	(1) 実習の全体的な講評及び確認・評価		0.5	0.5
	訓練時間合計		18.0	14.5
使用器具等	評価ボード、論理シミュレータ、論理合成ツール、配置配線ツール、その他			
養成する能力	生産性の向上を実現できる能力			